

Resum de Tesi Doctoral



UNIVERSITAT POLITÈCNICA DE CATALUNYA
BARCELONATECH
Escola de Doctorat

DNI/NIE/Passaport	37392876M
Nom i cognoms	Álvaro Gómez Pau
Títol de la tesi	Mixed-Signal Alternate Test and Binning Using Digitally Encoded Signatures
Unitat estructural	Departament d'Enginyeria Electrònica
Programa	Enginyeria Electrònica
Codis UNESCO	330790 330793 330799 330703

(Mínim 1 i màxim 4, podeu veure els codis a <http://doctorat.upc.edu/gestio-academica/impresos/tesi-matricula-i-diposit/codis-unesco>)

Resum de la tesi de 4000 caràcters màxim (si supera els 4000 es tallarà automàticament)

Integrated circuit industry has always faced the necessity of testing and verifying the fabricated ICs in order to guarantee that no faulty circuits reach the market as well as the fabricated devices function within design specifications throughout their entire service life. In the current frame, the accomplishment of this objective entangles considerable economic implications and great technological challenges. Analog and mixed-signal circuit testing becomes an even more challenging endeavor since no efficient nor systematic procedures are available. Further, these challenges are strongly related to the process variability induced by the constant feature size miniaturization as well as by circuit operating conditions (i.e. PVTA variations). As opposed to the classic or specification based testing, alternate testing techniques have been lately adopted as a promising solution in such challenging scenario.

In this thesis, a novel methodology to encode the pass/fail regions in the alternate measurements space is proposed. The method relies on two phases. The training phase digitally encodes the test acceptance/rejection regions in the alternate measurements space using octrees. The testing phase corresponds to the actual production testing using the previously computed octree data structure. Such digital encoding approach presents a number of benefits, specially in terms of computational efficiency since the resulting octree structures are inherently sparse, what yields to fast training and testing times. Octrees have the advantage of being generalized to an arbitrary number of dimensions without any extra issue. Regarding such generalization potential, octrees can extend their clustering capabilities to more than two clusters, therefore facilitating the proposed IC quality binning approach without any incurred overhead. Further, the octree encoding algorithm is deterministic as it does not rely on a minimization algorithm as many of the state of the art clustering methods do. This is a desirable feature since the resulting encoding does not depend on convergence issues or the considered initial conditions. The simplistic recursive implementation, both for training and testing, make them affordable and easy to implement in stand alone systems as well as convenient for BIST applications.

Within the current "more than Moore" scenario, testing heterogeneous devices entangles a series of non trivial challenges which are even harder to cope than the ones existing in traditional CMOS circuits. This is so because of their inherently non electrical nature, depending on the exploited transduction principle, creates the need of complex stimuli generation. For the particular case of MEMS accelerometers, a mechanical excitation stimulus is needed in order to emulate in field operation. In this thesis, a method consisting on a variable speed vertical spinning wheel mounting the device under test has been proposed. The composition of output signals under such excitation conditions yields to an analog trace characterizing the defect level. The analog signature is used to test the device based on the octree encoding of the alternate measurements space or used for diagnosis purposes by means of a signature compaction and feature extraction procedure.

The selection and acquisition of analog signatures for alternate mixed-signal testing is an issue of major concern in the field. This thesis proposes a selection algorithm based on redundancy avoidance within the selected set of indirect measurements yet keeping the maximum information to perform the test decision. The application of such selection algorithm immediately translates into better test results.

Lloc

Data

Signatura

Resum de Tesi Doctoral



UNIVERSITAT POLITÈCNICA DE CATALUNYA
BARCELONATECH
Escola de Doctorat

DNI/NIE/Passaport	37392876M
Nom i cognoms	Álvaro Gómez Pau
Títol de la tesi	Mixed-Signal Alternate Test and Binning Using Digitally Encoded Signatures
Unitat estructural	Departament d'Enginyeria Electrònica
Programa	Enginyeria Electrònica
Codis UNESCO	330790 330793 330799 330703

(Mínim 1 i màxim 4, podeu veure els codis a <http://doctorat.upc.edu/gestio-academica/impresos/tesi-matricula-i-diposit/codis-unesco>)

Resum de la tesi de 4000 caràcters màxim (si supera els 4000 es tallarà automàticament)

La industria de fabricación de circuitos integrados siempre se ha enfrentado a la necesidad de testar y verificar los circuitos con el objetivo de garantizar que ningún dispositivo defectuoso llega al mercado y que los circuitos fabricados cumplen sus especificaciones de diseño durante toda su vida de servicio. En el marco actual, la consecución de este objetivo conlleva considerables implicaciones económicas así como desafíos tecnológicos importantes. El test de circuitos analógicos y de señal mixta supone un reto todavía mayor ya que no existen metodologías eficientes ni sistemáticas para afrontarlo. Estos retos están fuertemente ligados a las variaciones de proceso inducidas por la continua miniaturización de los transistores así como también las condiciones de operación de cada circuito (variaciones PVT). Contrariamente al test clásico o basado en especificaciones, se han ido adoptando técnicas de test alternativo como una solución prometedora en el escenario mencionado.

Esta tesis propone una metodología novedosa para codificar las regiones de pass/fail en test alternativo de circuitos analógicos y de señal mixta. El método se fundamenta en dos fases. La fase de entrenamiento codifica digitalmente las regiones de aceptación/rechazo en el espacio de medidas alternativas usando octrees. La fase de test se corresponde con el proceso de test en producción usando la estructura de datos previamente computada. Esta codificación digital presenta una serie de ventajas, principalmente en términos de eficiencia computacional ya que la estructura octree resultante es inherentemente dispersa, lo que implica un rápido entrenamiento y test. Los octrees presentan la ventaja de ser fácilmente generalizables a un número arbitrario de dimensiones sin mayores inconvenientes. Con respecto a esta capacidad de generalización, sus capacidades de clasificación pueden extenderse a más de dos clusters, permitiendo así su uso en binning de calidad sin mayor overhead. El algoritmo de codificación con octrees es determinista ya que no depende de algoritmos de minimización como la mayoría de los métodos de clasificación del estado del arte. Esta es una cualidad deseable pues la codificación resultante no presenta problemas de convergencia ni depende de las condiciones iniciales consideradas. La implementación recursiva, tanto para la fase de entrenamiento como de test, los hace asequibles para su implementación en sistemas autónomos y convenientes para aplicaciones BIST.

Dentro del escenario "más que Moore" actual, el test de sistemas heterogéneos conlleva una serie de retos no triviales ya que son incluso más difíciles de solventar que los existentes en circuitos CMOS clásicos. Esto es así debido a su inherente naturaleza no eléctrica pues crea la necesidad de generación de estímulos complejos. Par el caso particular de acelerómetros MEMS, se requiere una excitación mecánica para emular el funcionamiento en campo del dispositivo. Esta tesis propone el uso de una rueda vertical de velocidad variable en la cual se monta el dispositivo bajo test. La composición de las señales de salida da lugar a una firma analógica que caracteriza el nivel de defecto. Esta signatura analógica se usa para testar el dispositivo usando una codificación con octrees del espacio de medidas alternativas o bien para diagnóstico mediante un proceso de compactación y extracción de características.

La selección y adquisición de signaturas analógicas para test alternativo de circuitos de señal mixta es un tema importante en el campo. Esta tesis propone un algoritmo de selección cuyo objetivo es evitar la redundancia dentro del conjunto de medidas indirectas seleccionado mientras se intenta mantener la máxima información de éstas para tomar la decisión de test. La aplicación de este algoritmo de selección se traduce en la mejora inmediata de los resultados de test.

Lloc	Barcelona	Data	22 de maig de 2017
------	-----------	------	--------------------

Signatura